

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0050055
Application Number

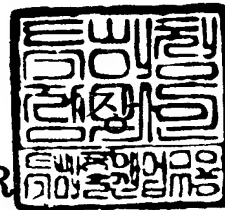
출원년월일 : 2002년 08월 23일
Date of Application AUG 23, 2002

출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 03 월 11 일

특 허 청
COMMISSIONER





【서지사항】

【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0003		
【제출일자】	2002.08.23		
【국제특허분류】	G02F		
【발명의 명칭】	액정표시소자 및 그의 제조방법		
【발명의 영문명칭】	liquid crystal display device and method for fabricating the same		
【출원인】			
【명칭】	엘지 .필립스 엘시디 주식회사		
【출원인코드】	1-1998-101865-5		
【대리인】			
【성명】	김용인		
【대리인코드】	9-1998-000022-1		
【포괄위임등록번호】	1999-054732-1		
【대리인】			
【성명】	심창섭		
【대리인코드】	9-1998-000279-9		
【포괄위임등록번호】	1999-054731-4		
【발명자】			
【성명의 국문표기】	윤해진		
【성명의 영문표기】	YOUN, Hae Jin		
【주민등록번호】	760216-1792211		
【우편번호】	714-903		
【주소】	경상북도 청도군 화양읍 삼신1리 337번지		
【국적】	KR		
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 다 김용 리인 인 (인) 대리인 심창섭 (인)		
【수수료】			
【기본출원료】	20 면	29,000 원	
【가산출원료】	5 면	5,000 원	



1020020050055

출력 일자: 2003/3/12

【우선권 주장료】	0	건	0	원
【심사청구료】	0	항	0	원
【합계】	34,000	원		
【첨부서류】	1. 요약서·명세서(도면)_1통			

【요약서】

【요약】

백 라이트의 온/오프 구간에 따른 화소전극과 데이터라인간의 커패시턴스값이 변화되는 것을 방지하여 웨이비 노이즈(wavy noise) 발생을 방지여 화질을 개선하기에 알맞은 액정표시소자 및 그 제조방법을 제공하기 위한 것으로, 이와 같은 목적을 달성하기 위한 본 발명의 액정표시소자는 절연기판상에 종횡으로 형성된 게이트라인 및 데이터라인과; 상기 게이트라인의 일측으로 돌출 형성된 게이트전극과; 상기 데이터라인과 동일 방향으로 배열되고, 서로 이격되어 플로팅된 더미 라인과; 상기 데이터라인의 일측면에서 돌출된 소오스전극과; 상기 소오스전극에서 일정간격 격리되어 형성된 드레인전극과; 상기 데이터라인, 소오스전극, 드레인전극 및 게이트전극 하부에 형성된 액티브층과; 상기 데이터라인과 상기 더미 라인에 콘택되도록 일방향으로 배열되고, 상기 게이트라인과 함께 화소영역을 정의하는 투명 도전라인과; 상기 투명 도전라인과 동일층에 형성되고, 화소영역에 형성된 화소전극을 포함함을 특징으로 한다.

【대표도】

도 4

【색인어】

액티브층, 더미 라인, 투명 도전라인, 마스크

【명세서】

【발명의 명칭】

액정표시소자 및 그의 제조방법{liquid crystal display device and method for fabricating the same}

【도면의 간단한 설명】

도 1은 종래의 액정표시소자의 단위 화소의 확대 평면도

도 2는 도 1의 I-I'선상에서의 종래에 따른 액정표시소자의 구조단면도

도 3은 도 1의 I-I'선상에서의 종래에 따른 액정표시소자의 제조방법을 나타낸 공정단면도

도 4는 본 발명의 액정표시소자의 단위 화소의 확대 평면도

도 5는 도 4의 II-II'선상에서의 본 발명에 따른 액정표시소자의 구조단면도

도 6은 도 4의 II-II'선상에서의 본 발명에 따른 액정표시소자의 제조방법을 나타낸 공정단면도

* 도면의 주요 부분에 대한 부호의 설명 *

61 : 하부기판 62 : 게이트라인

62a : 게이트전극 62b : 더미 라인

63 : 게이트절연막 64 : 액티브층

65 : 데이터라인 66 : 보호막

67 : 화소전극 67a : 투명 도전라인

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <13> 본 발명은 액정표시소자에 대한 것으로, 특히 4마스크 구조에서 발생할 수 있는 웨이비 노이즈(wavy noise) 불량을 개선할 수 있는 액정표시소자 및 그 제조방법에 관한 것이다.
- <14> 근래에 고품위 TV(high definition TV:이하 HDTV라 한다)등의 새로운 첨단 영상기가 개발됨에 따라 평판 표시기에 대한 요구가 대두되고 있다.
- <15> LCD는 평판 표시기의 대표적인 기술로써 ELD(Electro Luminescence Display), VFD(Vacuum Fluorescence Display), PDP(Plasma Display Panel)등이 해결하지 못한 저전력화, 고속화등의 문제를 가지고 있지 않다.
- <16> 이 LCD는 크게 수동형과 능동형의 두가지 형태로 나누어지는데, 능동형 LCD는 각 화소 하나 하나를 박막트랜지스터와 같은 능동소자가 제어하도록 되어 있어 속도, 시야각, 그리고 대조비(Contrast)에 있어서, 수동형 LCD보다 훨씬 뛰어나 100만 화소 이상의 해상도를 필요로 하는 HDTV에 가장 적합한 표시기로 사용되고 있다.
- <17> 이에 따라, TFT의 중요성이 부각되면서 이에 대한 연구개발이 심화되고 있다.
- <18> 현재 LCD등에서 화소전극의 선택적 구동을 위해 전기적 스위칭 소자로 사용되는 TFT에 대한 연구개발은 수율향상 및 생산성 개선에 의한 제조 코스트의 절감에 초점을 맞추어, TFT의 구조개선, 비정질 또는 다결정 실리콘의 특성 향상, 전극의 오염성 접촉 저항 및 단선/단락 방지등에 집중되고 있다.



- <19> 이중 TFT의 구조는 대면적, 저가격, 양산성을 이유로 더 많은 연구가 이루어지고 있는데, TFT는 게이트의 구조에 따라 크게 두 종류로 나뉘어진다.
- <20> 하나는 역 스테거형이라고 불리우는 바텀 게이트형이고, 다른 하나는 정 스테거형이라고 불리우는 탑 게이트형이다.
- <21> 기판상에 게이트전극을 먼저 형성하는 것을 바텀 게이트형이라 부르고, 소오스/드레인전극을 먼저 형성한 후에 게이트전극을 형성하는 것을 탑 게이트형이라고 부른다.
- <22> 이하에서는 게이트전극을 먼저 형성한 후 소오스/드레인전극을 형성하는 바텀 게이트형 액정표시소자를 제조할 때 4개의 마스크를 이용한 예에 대하여 살펴보고자 한다.
- <23> 이하, 첨부 도면을 참조하여 종래의 액정표시소자 및 그 제조방법에 대하여 설명하면 다음과 같다.
- <24> 종래에 따른 액정표시소자는 도 1과 도 2에 도시된 바와 같이 하부기판(31) 상에 일방향으로 연장된 게이트라인(32)이 있고, 게이트라인(32)과 교차하여 화소영역을 정의하며 일방향으로 연장된 데이터라인(35)이 있다.
- <25> 그리고 상기 데이터라인(35)에서 돌출 형성되어 소오스전극(35a)이 형성되며, 상기 소오스전극(35a)과 소정 간격 이격되어 드레인전극(35b)이 형성되어 있다.
- <26> 상기 소오스전극(35a)은 'C' 형상의 홈을 갖도록 돌출되어 있고, 상기 드레인전극(35b)은 상기 'C' 형상의 홈 안쪽에 상기 소오스전극(35a)과 소정간격 이격되어 있으며, 상기 소오스전극(35a)과 드레인전극(35b) 사이에 액티브 채널이 'C' 형상으로 형성되어 있다.

- <27> 상기 게이트라인(32)의 일측으로 게이트전극(32a)이 돌출되어 있고, 상기 게이트라인(32)을 포함한 하부기판(31) 상에 게이트절연막(33)이 형성되어 있다.
- <28> 상기 게이트전극(32a) 상부의 게이트절연막(33) 상에 액티브층(34)이 형성되어 있는데, 이때 액티브층(34)은 데이터라인(35) 하부에 데이터라인(35)보다 넓은 폭으로 형성되어 있다. 이때 액티브층(34)은 비정질 실리콘으로 구성되어 있다.
- <29> 그리고 데이터라인(35)을 포함한 하부기판(31) 전면에 보호막(36)이 형성되어 있고, 보호막(36)은 드레인전극(35b)의 일영역상에 콘택홀을 갖고 있다.
- <30> 상기 드레인전극(35b)과 접촉하도록 화소영역에 투명 화소전극(37)이 형성되어 있고,
- <31> 전단 게이트라인의 스토리지 커패시터영역에 형성된 제1스토리지 전극(미도시) 상부에 섬형상의 제2스토리지 전극(미도시)이 구성되어 있다.
- <32> 상기의 구성을 갖는 액정표시소자를 제조하기 위해서는 4개의 마스크가 필요한데, 이하에서는 종래기술에 따른 액정표시소자의 제조방법에 대하여 설명하기로 한다.
- <33> 먼저, 도 3a에 도시한 바와 같이 하부기판(31)상에 게이트라인 형성물질을 증착한 후, 제1마스크를 이용하여 사진 식각하여 일방향으로 연장된 게이트라인(32) 및 게이트라인(32)의 일측으로 돌출된 게이트전극(32a)을 형성한다.
- <34> 이후에 게이트라인(32) 및 게이트전극(32a)을 포함한 하부기판(31) 전면에 게이트절연막(33)을 형성한다.

- <35> 도 3b에 도시한 바와 같이, 게이트절연막(33)상에 액티브층 형성용 비정질 실리콘층(34a)과 n+ 비정질 실리콘층(34b)을 차례로 증착한 후에, 하부기판(31) 전면에서 데이터라인 형성물질을 증착한다.
- <36> 이후에 제2마스크를 이용하여 데이터라인 형성물질을 습식식각하여 데이터라인(35) 및 소오스전극(35a)과 드레인전극(35b)을 형성한다.
- <37> 다음에 데이터라인(35) 및 소오스전극(35a)과 드레인전극(35b)을 마스크로 비정질 실리콘층(34a)과 n+ 비정질 실리콘층(34b)을 식각하여 액티브층(34)을 형성한다.
- <38> 채널영역이 형성될 부분의 제2마스크는 하프톤으로 패터닝되어 있다.
- <39> 이후에 채널영역상의 n+ 비정질 실리콘층(34b)을 제거한다.
- <40> 도 3c에 도시한 바와 같이 하부기판(31) 전면에서 실리콘질화막으로 구성된 보호막(36)을 형성한다.
- <41> 이후에 포토레지스트를 도포하고 제3마스크를 이용하여 패터닝하여 광차단막(미도시)을 형성한다.
- <42> 이어 광차단막을 마스크로 보호막(36)을 식각하여 드레인전극(35b)의 일부가 노출되도록 한다.
- <43> 이와 같은 공정에 의해서 액티브층(34)이 데이터라인(35)보다 더 넓은 선포를 갖고 형성된다.
- <44> 다음에 도면에는 도시되지 않았지만 IT0막을 증착한 후 제4마스크를 이용하여 사진식각하여 화소영역에 화소전극(37)을 형성한다.

- <45> 상기와 같은 방법에 의해 제조한 종래의 액정표시소자는 데이터라인(35)의 액티브층(34)의 선폭이 소오스/드레인전극(35a,35b)의 액티브층(34)의 선폭보다 넓다.
- <46> 또한 백 라이트를 구동하기 위한 인버터의 온/오프(ON/OFF) 구간에서의 비정질 실리콘의 도전성이 변화된다.
- <47> 즉, 인버터(inverter)가 오프(OFF)되었을 때는 비정질 실리콘 상태로 존재하지만, 인버터(inverter)가 온(ON)되었을 때는 백 라이트 광에 의해 비정질 실리콘이 메탈화 된다.
- <48> 상기와 같은 이유에 의해, 백 라이트를 구동하기 위한 인버터의 온/오프시에 데이터라인(34)과 화소전극(37)간의 커패시턴스값에 차이가 발생한다.
- <49> 다시말해서, $C_{dp}(\text{백 라이트 온(ON)}) > C_{dp}(\text{백라이트 오프(OFF)})$ 와 같은 커패시턴스값에 차이가 발생하여 화소전극(37)의 차아지(charge)가 변화된다.
- <50> 결과적으로, 종래의 4마스크공정을 이용한 액정표시소자는 액정모듈 완성후 백 라이트의 온/오프 구간에 따른 화소전극(37)의 전위 변화로 휘도가 변하게 되어, 화면에 물결모양의 줄이 계속 상부로 이동하는 웨이비 노이즈(wavy noise)가 발생된다.

【발명이 이루고자 하는 기술적 과제】

- <51> 본 발명은 상기와 같은 문제를 해결하기 위하여 안출한 것으로, 본 발명의 목적은 백 라이트의 온/오프 구간에 따른 화소전극과 데이터라인간의 커패시턴스값이 변화되는 것을 방지하여 웨이비 노이즈(wavy noise) 발생을 방지여 화질을 개선하기에 알맞은 액정표시소자 및 그 제조방법을 제공하는데 있다.



【발명의 구성 및 작용】

- <52> 상기와 같은 목적을 달성하기 위한 본 발명의 액정표시소자는 절연기판상에 종횡으로 형성된 게이트라인 및 데이터라인과; 상기 게이트라인의 일측으로 돌출 형성된 게이트전극과; 상기 데이터라인과 동일방향으로 배열되고, 서로 이격되어 플로팅된 더미 라인과; 상기 데이터라인의 일측면에서 돌출된 소오스전극과; 상기 소오스전극에서 일정간격 격리되어 형성된 드레인전극과; 상기 데이터라인, 소오스전극, 드레인전극 및 게이트전극 하부에 형성된 액티브층과; 상기 데이터라인과 상기 더미 라인에 콘택되도록 일 방향으로 배열되고, 상기 게이트라인과 함께 화소영역을 정의하는 투명 도전라인과; 상기 투명 도전라인과 동일층에 형성되고, 화소영역에 형성된 화소전극을 포함함을 특징으로 한다.
- <53> 상기 투명 도전라인의 하부에 실리콘질화막 또는 실리콘산화막을 포함하는 무기절연물질과, 벤조사이클로부텐(Benzocyclobutene:BCB)과 아크릴(Acryl)계 수지(resin)등이 포함된 유기절연물질중 선택된 하나로 형성된 보호막이 더 구비된다.
- <54> 상기 소오스전극은 상기 게이트전극의 일측 상부에 오버랩되며, 'C' 형상의 홈을 갖는다.
- <55> 상기 드레인전극은 상기 게이트전극의 타측 상부에 오버랩되며, 상기 'C' 형상의 홈 안쪽에 상기 소오스전극과 소정간격 이격되어 형성된다.
- <56> 상기와 같은 구성을 갖는 본 발명의 액정표시소자의 제조방법은 절연기판상에 일 방향으로 게이트라인을 형성하는 단계; 상기 게이트라인을 형성함과 동시에 상기 게이트라인과 직교하는 방향으로 플로팅되도록 더미 라인을 형성하는 단계; 상기 게이트라인과



더미 라인을 포함한 전면에 게이트절연막과 반도체층 및 도전막을 차례로 증착하는 단계 ; 상기 도전막을 식각하여 상기 더미 라인과 일정 간격 이격되며, 상기 게이트라인과 직 교하는 방향을 갖도록 데이터라인을 형성하는 단계; 상기 데이터라인을 마스크로 상기 반도체층을 식각하여 액티브층을 형성하는 단계; 상기 데이터라인과 상기 더미 라인을 연결하며 일방향으로 배열되어 상기 게이트라인과 함께 화소영역을 정의하는 투명 도전 라인을 형성하는 단계; 상기 투명 도전라인과 동일층의 상기 화소영역에 형성된 화소전 극을 포함함을 특징으로 한다.

<57> 상기 게이트라인을 형성할 때 상기 게이트라인의 일측으로 돌출되도록 게이트전극 을 형성하고, 상기 데이터라인을 형성함과 동시에 상기 데이터라인의 일측면으로 돌출된 소오스전극과, 상기 소오스전극에서 일정간격 격리되도록 드레인전극을 형성한다.

<58> 상기 액티브층은 상기 데이터라인, 소오스전극, 드레인전극 및 게이트전극 하부에 형성되는 것으로, 비정질 실리콘층과 n+ 비정질 실리콘층이 적층되어 형성되고, 상기 게 이트전극 상부의 상기 n+ 비정질 실리콘층을 선택 식각하는 단계를 포함한다.

<59> 이하, 첨부 도면을 참조하여 본 발명의 바람직한 실시예에 따른 액정표시소자 및 그의 제조방법에 대하여 설명하기로 한다.

<60> 먼저, 본 발명에 따른 액정표시소자의 구성에 대하여 설명하면 다음과 같다.

<61> 본 발명에 따른 액정표시소자는 도 4와 도 5에 도시한 바와 같이 하부기판(61) 상 에 일 방향으로 연장된 게이트라인(62)이 있고, 게이트라인(62)과 교차하여 일방향으로 형성된 데이터라인(65)이 있다.

- <62> 상기 데이터라인(65)에서 돌출되어 소오스전극(65a)이 형성되며, 상기 소오스전극(65a)과 소정 간격 이격되어 드레인전극(65b)이 형성된다.
- <63> 상기 소오스전극(65a)은 'C' 형상으로 홈을 갖고 돌출되어 있고, 상기 드레인전극(65b)은 상기 'C' 형상의 홈 안쪽에 상기 소오스전극(65a)과 소정간격 이격되어 위치하고, 상기 소오스전극(65a)과 드레인전극(65b) 사이에는 'C' 형상의 액티브 채널이 형성된다.
- <64> 상기 게이트라인(62)의 일측으로 게이트전극(62a)이 돌출되어 있고, 상기 게이트라인(62)을 포함한 하부기판(61) 상에 게이트절연막(63)이 형성되어 있다.
- <65> 또한 상기 게이트라인(62)과 동일층에 형성되며, 평면상으로 상기 데이터라인(65)과 소정간격 이격되어 동일선상에 더미 라인(62b)이 플로팅되어 있다.
- <66> 이때 더미 라인(62b)은 후술될 화소전극(67)과 인접하고 있다.
- <67> 상기 게이트전극(62a) 상부를 포함한 게이트절연막(63) 상에 액티브층(64)이 형성되어 있는데, 이때 액티브층(64)은 데이터라인(65) 하부에 데이터라인(65)보다 넓은 폭으로 형성되어 있다. 액티브층(34)은 비정질 실리콘층과 도핑된 비정질 실리콘층이 적층되어 구성된다.
- <68> 그리고 데이터라인(65)을 포함한 하부기판(61) 전면에 보호막(66)이 형성되어 있다.
- <69> 상기 보호막(66)은 드레인전극(65b)의 일영역상과, 더미 라인(62b)의 양측 상부와, 데이터라인(65)의 양끝 측면이 드러나도록 콘택홀을 갖고 있다.

- <70> 상기 드레인전극(65b)과 접촉하여 화소영역에 투명 화소전극(67)이 형성되어 있고, 화소전극(67)과 동일층에 형성되며 콘택홀을 통해 더미 라인(62b) 상부와 데이터라인(65)의 측면이 연결되도록 투명 도전라인(67a)이 게이트라인(62)과 직교하는 방향으로 배열되어 있다.
- <71> 투명 도전라인(67a)은 게이트라인(62)과 함께 화소영역을 정의한다.
- <72> 그리고 전단 게이트라인의 스토리지 커패시터영역에 형성된 제1스토리지 전극(미도시) 상부에 섬형상의 제2스토리지 전극(미도시)이 구성되어 있다.
- <73> 상기 더미 라인(65)과 데이터라인(65)은 투명 도전라인(67a)에 의해 연결되므로, 상기 더미 라인(65)과 데이터라인(65) 및 투명 도전라인(67a)은 실질적인 데이터라인으로 작용한다.
- <74> 상기에서와 같이 화소전극(67)과 인접한 부분에 액티브층이 형성되어 있지 않고, 금속으로 구성된 더미 라인(62b)이 위치하므로, 백 라이트 구동을 위한 인버터의 온/오프시에 더미 라인(62b)의 도전성이 변화되어 화소전극과의 커패시턴스값이 변화되는 것을 방지할 수 있다.
- <75> 다음에, 상기 구성을 갖는 본 발명에 따른 액정표시소자의 제조방법에 대하여 설명하기로 한다.
- <76> 본 발명에 따른 액정표시소자의 제조방법은 도 6a에 도시한 바와 같이 하부기판(61)상에 크롬, 알루미늄, 알루미늄 합금(AlNd), 탄탈륨, 몰리브덴(Mo)등의 도전성 금속막 중 하나를 증착한 후, 제1마스크를 이용하여 사진 식각하여 일 방향으로 연장된 게이트라인(62) 및 게이트라인(62)의 일측으로 돌출된 게이트전극(62a)을 형성한다.



- <77> 그리고, 상기 게이트라인(62) 및 게이트전극(62a)을 형성함과 동시에 게이트라인(62)과 수직한 방향으로 소정 간격 이격된 더미 라인(62b)을 형성한다.
- <78> 이때 더미 라인(62b)은 평면상으로 차후에 형성될 데이터라인과 동일 방향으로 소정간격 이격되어 데이터라인의 상측과 하측에 위치한다.
- <79> 상기 도전성 금속막은 단일한 층으로 형성하는 대신, 알루미늄이나 알루미늄-네오디뮴(AlNd)합금으로 이루어진 하부층과 몰리브덴(Mo)으로 이루어진 상부층의 두층으로 형성하거나, 크롬으로 이루어진 하부층과 알루미늄-네오디뮴 합금으로 이루어진 상부층의 이중층으로 형성할 수도 있다.
- <80> 이와 같이 이중층으로 형성하면, 상기 게이트라인의 하부층으로 사용된 알루미늄계 금속의 저항이 작기 때문에 게이트라인에 흐르는 신호의 RC 딜레이를 줄일 수 있고, 상부층으로 사용된 몰리브덴이 화학약품에 대한 내식성이 강하기 때문에 식각용액에 의해 침식되어 단선불량이 발생하는 문제를 예방할 수 있다는 장점이 있다.
- <81> 이후에 게이트라인(62)과 더미 게이트라인(62b)을 포함한 하부기판(61) 전면에서 게이트절연막(63)을 형성한다.
- <82> 도 6b에 도시한 바와 같이, 게이트절연막(63)상에 액티브층 형성용 비정질 실리콘층(64a)과 n+ 비정질 실리콘층(64b)을 차례로 증착한 후에, 하부기판(61) 전면에서 크롬, 탄탈륨, 티타늄등의 도전막을 증착한다.
- <83> 이후에 제2마스크를 이용하여 도전막을 습식식각(wet etch)하여 데이터라인(65)과 소오스전극(65a) 및 드레인전극(65b)을 형성한다.
- <84> 이때 더미 라인(62b) 상부의 도전막은 제거한다.

- <85> 이때 제2마스크는 채널영역이 형성될 부분이 하프톤으로 패터닝되어 있다.
- <86> 이후에 데이터라인(65)과 소오스전극(65a) 및 드레인전극(65b)을 마스크로 비정질 실리콘층(64a)과 n+ 비정질 실리콘층(64b)을 건식식각(dry etch)하여 액티브층(64)을 형성한다.
- <87> 이후에 채널영역상의 n+ 비정질 실리콘층(64b)을 제거한다.
- <88> 상기에서 소오스전극(65a)은 게이트전극(62a) 일측 상부에 오버랩되어 'C' 형상의 홈을 갖도록 형성하고, 드레인전극(65b)은 게이트전극(62a)의 타측 상부에 오버랩되어 상기 'C' 형상의 홈 안쪽에 소오스전극(65a)과 소정간격 이격되도록 형성한다.
- <89> 상기 공정에 의해서 소오스전극(65a)과 드레인전극(65b) 사이에 존재하는 액티브 채널은 'C' 형상을 갖는다.
- <90> 도 6c에 도시한 바와 같이 하부기판(61) 전면에 실리콘질화막 또는 실리콘산화막을 포함하는 무기절연물질과 벤조사이클로부텐(Benzocyclobutene:BCB)과 아크릴(Acryl)계 수지(resin)등이 포함된 유기절연물질중 선택된 하나를 증착하여 보호막(66)을 형성한다.
- <91> 이후에 보호막(66)상에 포토레지스트(미도시)를 도포하여 패터된 제3마스크를 이용하여 보호막(66)을 식각하여, 더미 라인(62b)의 양측 상부와 데이터라인(65)의 양끝 측면 및 드레인전극(65b)의 일영역이 노출되도록 제1 내지 제3콘택홀을 형성한다.
- <92> 다음에 도면에는 도시되지 않았지만 IT0막을 증착한 후 제4마스크를 이용하여 사진식각하여 제3콘택홀을 통해 드레인전극(65b)의 일부와 콘택되도록 화소영역에 화소전극

(67)을 형성함과 동시에, 제1, 제2콘택홀을 통해 더미 라인(62b)의 양측 상부 및 데이터 라인(65)의 양끝 측면에 콘택되도록 투명 도전라인(67a)을 형성한다.

<93> 이때 투명 도전라인(67a)은 제1, 제2콘택홀을 통해 더미 라인(62b)과 데이터라인(65)을 연결해주는 역할을 한다.

<94> 상기와 같이 화소전극(67)과 인접한 데이터라인(65) 하부에 비정질 실리콘층으로 구성된 액티브층을 형성하지 않고, 실질적인 데이터라인을 데이터라인(65)과 이격된 플로팅된 더미 라인(62b)과 투명 도전라인(67a)을 이용하여 구성한다.

<95> 상술한 바와 같이, 백 라이트를 구동하기 위한 인버터의 온/오프(ON/OFF) 구간에 데이터라인(65)과 화소전극(67)간의 커패시턴스값이 변화되는 현상이 나타나는 것을 방지할 수 있다.

<96> 본 발명은 상기 실시예에 한정되는 것이 아니라, 상기 실시예로부터 당업자라면 용이하게 도출할 수 있는 여러 가지 형태를 포함한다.

【발명의 효과】

<97> 상기와 같은 본 발명의 액정표시소자 및 그의 제조방법은 다음과 같은 효과가 있다.

<98> 더미 라인과 투명 도전라인을 이용하여 데이터라인을 형성하므로, 백 라이트 구동을 위한 인버터의 온/오프시에 화소전극과 데이터라인간의 커패시턴스값이 변화되는 것을 방지할 수 있다.

<99> 이에 의해서 웨이비 노이즈(wavy noise) 불량을 개선하여 화질을 향상시킬 수 있다.

**【특허청구범위】****【청구항 1】**

절연기관상에 중첩으로 형성된 게이트라인 및 데이터라인과;

상기 게이트라인의 일측으로 돌출 형성된 게이트전극과;

상기 데이터라인과 동일방향으로 배열되고, 서로 이격되어 플로팅된 더미 라인과;

상기 데이터라인의 일측면에서 돌출된 소오스전극과;

상기 소오스전극에서 일정간격 격리되어 형성된 드레인전극과;

상기 데이터라인, 소오스전극, 드레인전극 및 게이트전극 하부에 형성된 액티브층과;

상기 데이터라인과 상기 더미 라인에 콘택되도록 일방향으로 배열되고, 상기 게이트라인과 함께 화소영역을 정의하는 투명 도전라인과;

상기 투명 도전라인과 동일층에 형성되고, 화소영역에 형성된 화소전극을 포함함을 특징으로 하는 액정표시소자.

【청구항 2】

제1항에 있어서,

상기 투명 도전라인의 하부에 보호막이 더 구비되는 것을 특징으로 하는 액정표시소자.

【청구항 3】

제1항에 있어서,



상기 보호막은 실리콘질화막 또는 실리콘산화막을 포함하는 무기절연물질과, 벤조사이클로부텐(Benzocyclobutene:BCB)과 아크릴(Acryl)계 수지(resin)등이 포함된 유기절연물질중 선택된 하나로 형성됨을 특징으로 하는 액정표시소자.

【청구항 4】

제1항에 있어서,

상기 소오스전극은 상기 게이트전극의 일측 상부에 오버랩되며, 'C' 형상의 홈을 갖는 것을 특징으로 하는 액정표시소자.

【청구항 5】

제1항에 있어서,

상기 드레인전극은 상기 게이트전극의 타측 상부에 오버랩되며, 상기 'C' 형상의 홈 안쪽에 상기 소오스전극과 소정간격 이격되어 형성되는 것을 특징으로 하는 액정표시소자.

【청구항 6】

절연기판상에 일방향으로 게이트라인을 형성하는 단계;

상기 게이트라인을 형성함과 동시에 상기 게이트라인과 직교하는 방향으로 플로팅 되도록 더미 라인을 형성하는 단계;

상기 게이트라인과 더미 라인을 포함한 전면에 게이트절연막과 반도체층 및 도전막을 차례로 증착하는 단계;

상기 도전막을 식각하여 상기 더미 라인과 일정 간격 이격되며, 상기 게이트라인과 직교하는 방향을 갖도록 데이터라인을 형성하는 단계;



상기 데이터라인을 마스크로 상기 반도체층을 식각하여 액티브층을 형성하는 단계;

상기 데이터라인과 상기 더미 라인을 연결하며 일방향으로 배열되어 상기 게이트 라인과 함께 화소영역을 정의하는 투명 도전라인을 형성하는 단계;

상기 투명 도전라인과 동일층의 상기 화소영역에 화소전극을 형성하는 단계를 포함함을 특징으로 하는 액정표시소자의 제조방법.

【청구항 7】

제6항에 있어서,

상기 게이트라인을 형성할 때 상기 게이트라인의 일측으로 돌출되도록 게이트전극을 형성함을 특징으로 하는 액정표시소자의 제조방법.

【청구항 8】

제6항에 있어서,

상기 데이터라인을 형성함과 동시에 상기 데이터라인의 일측면으로 돌출된 소오스 전극과, 상기 소오스전극에서 일정간격 격리되도록 드레인전극을 형성하는 단계를 포함함을 특징으로 하는 액정표시소자의 제조방법.

【청구항 9】

제7항 또는 제8항에 있어서,

상기 액티브층은 상기 데이터라인, 소오스전극, 드레인전극 및 게이트전극 하부에 형성됨을 특징으로 하는 액정표시소자의 제조방법.

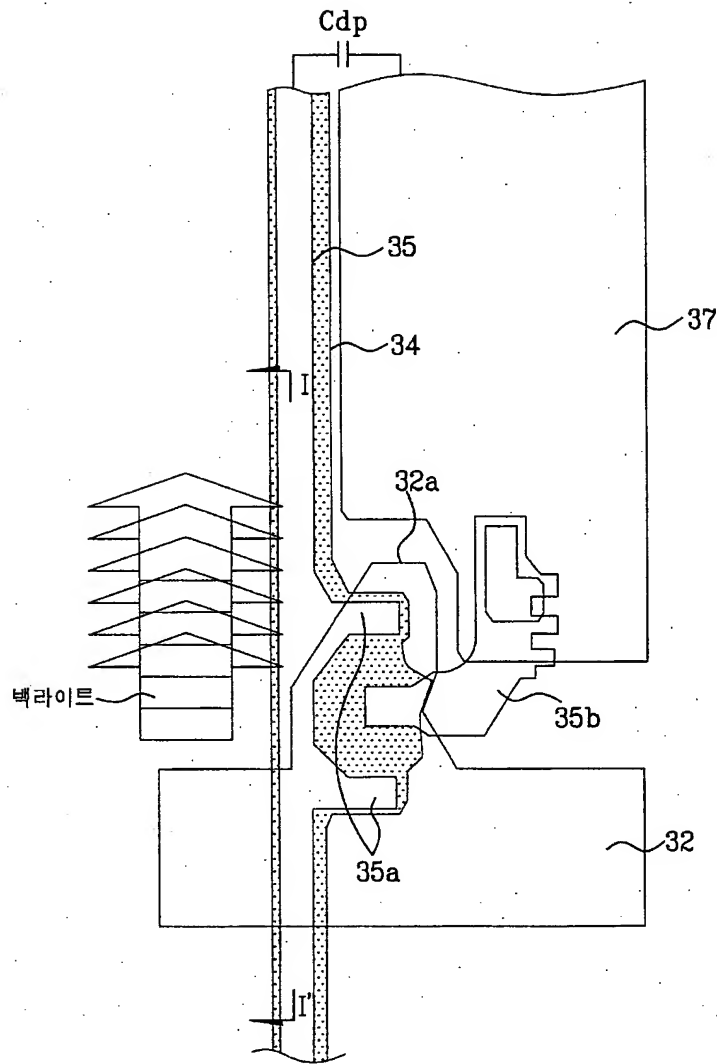
【청구항 10】

제9항에 있어서,

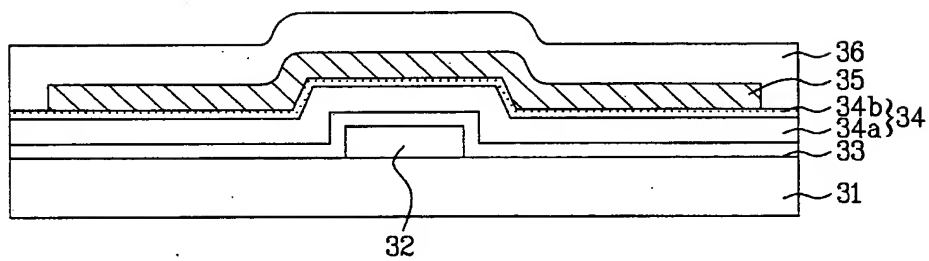
상기 액티브층은 비정질 실리콘층과 n+ 비정질 실리콘층이 적층된 상기 반도체층으로 형성된 것으로, 상기 게이트전극 상부의 상기 n+ 비정질 실리콘층을 선택 식각하는 단계를 포함함을 특징으로 하는 액정표시소자의 제조방법.

【도면】

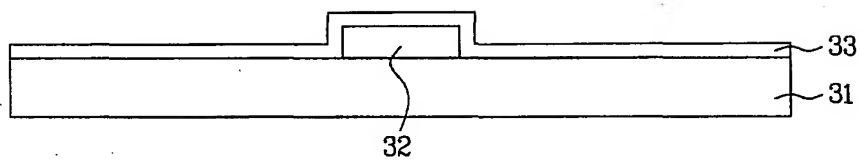
【도 1】



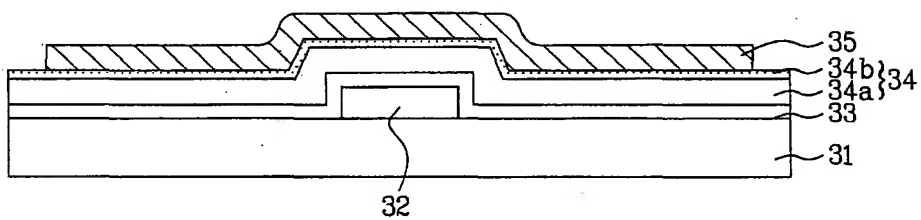
【도 2】



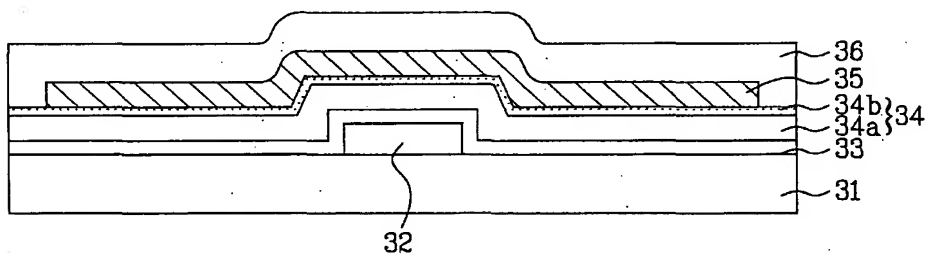
【도 3a】



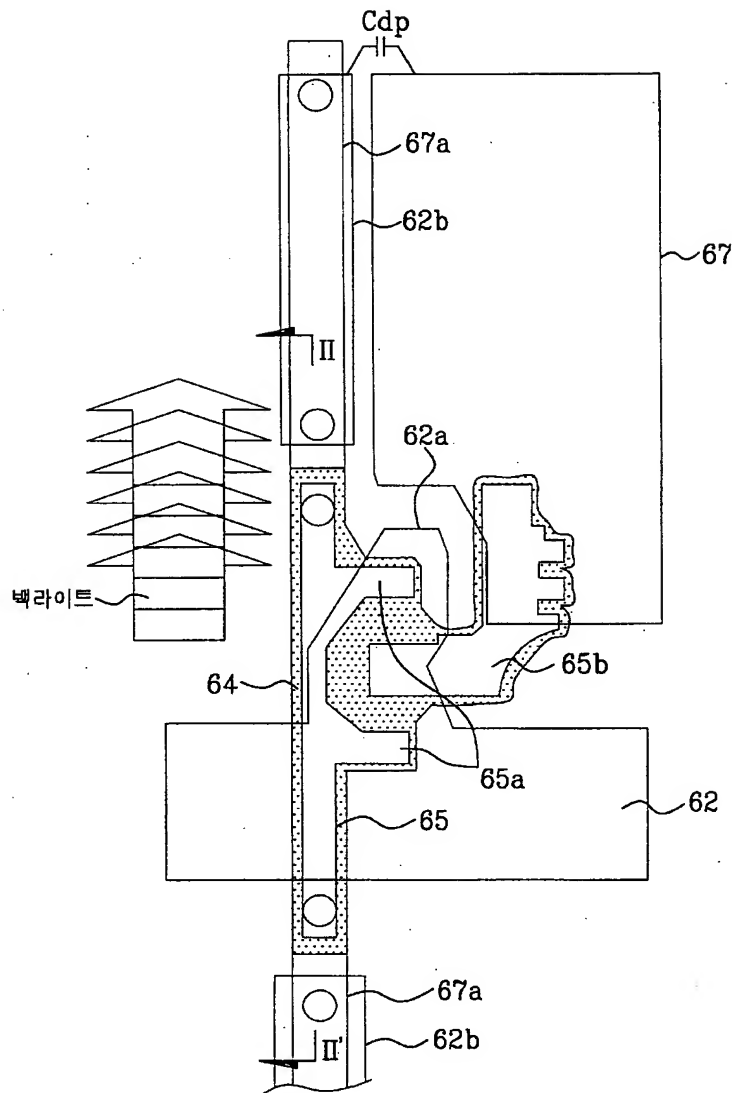
【도 3b】



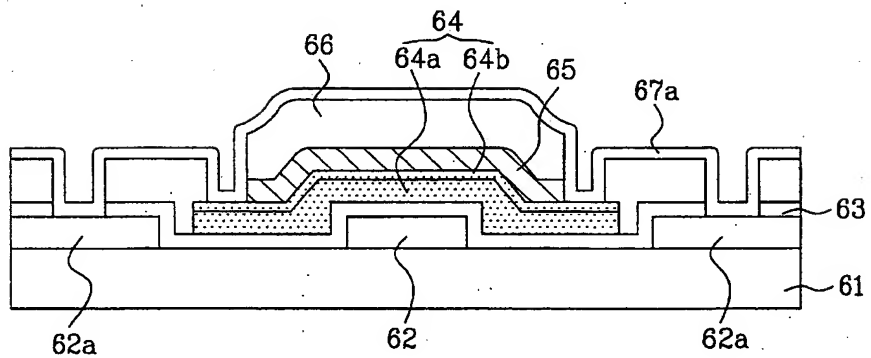
【도 3c】



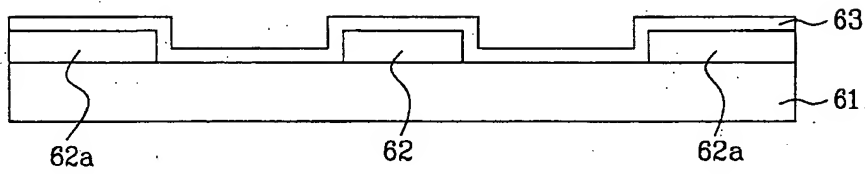
【도 4】



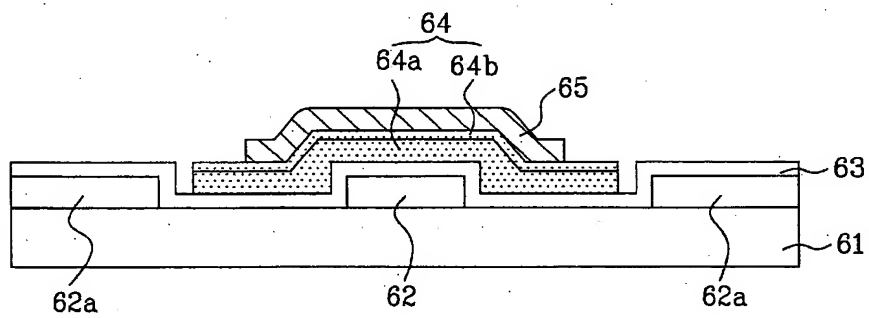
【도 5】



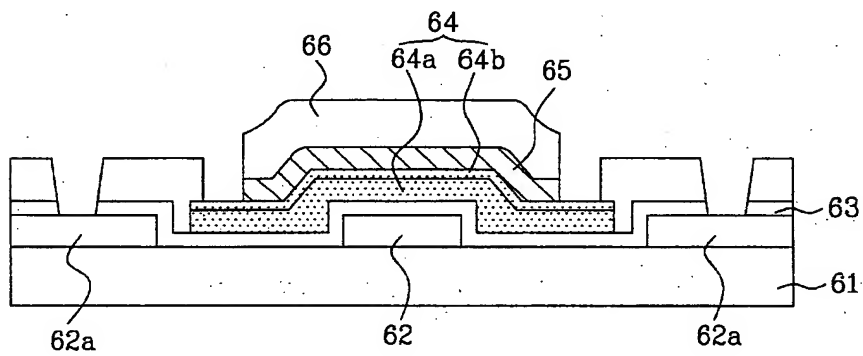
【도 6a】



【도 6b】



【도 6c】



【도 6d】

